

PAT-NO: JP402272771A
DOCUMENT-IDENTIFIER: JP 02272771 A
TITLE: STRUCTURE OF MIS TYPE SEMICONDUCTOR DEVICE

PUBN-DATE: November 7, 1990

INVENTOR-INFORMATION:

NAME	COUNTRY
MOCHIZUKI, YASUNORI	

ASSIGNEE-INFORMATION:

NAME	COUNTRY
NEC CORP N/A	

APPL-NO: JP01092908

APPL-DATE: April 14, 1989

INT-CL (IPC): H01L029/784

US-CL-CURRENT: 148/DIG.53 , 257/412 , 438/FOR.422

ABSTRACT:

PURPOSE: To suppress solid state reaction by using a metal film for generating atomic hydrogen as part of a gate electrode, and forming a metal film of W, Ni, etc., or an insulator film between the metal film and an insulating film.

CONSTITUTION: A metal film such as Pd for generating atomic hydrogen to selectively permeate only the hydrogen is used at least part of a gate electrode formed on a semiconductor, and a metal film or an insulator film for suppressing solid state region of W, Ni, etc., is inserted between the metal film and the insulating film. With this structure, solid state reaction is suppressed, the hydrogen diffused in the metal film is sufficiently permeated through the metal film or the insulator film. Accordingly, inactivation of impurity or defective level of a channel region is not disturbed.

COPYRIGHT: (C)1990, JPO&Japio

⑫ 公開特許公報(A) 平2-272771

⑬ Int. Cl.³

識別記号

庁内整理番号

⑭ 公開 平成2年(1990)11月7日

H 01 L 29/784

8422-5F
8422-5F

H 01 L 29/78

3 0 1 B
G

審査請求 未請求 請求項の数 1 (全3頁)

⑮ 発明の名称 M I S 型半導体装置の構造

⑯ 特 願 平1-92908

⑰ 出 願 平1(1989)4月14日

⑱ 発 明 者 望 月 康 則 東京都港区芝5丁目33番1号 日本電気株式会社内
 ⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目7番1号
 ⑳ 代 理 人 弁理士 館野 千恵子

明 細 書

1. 発明の名称

M I S 型半導体装置の構造

2. 特許請求の範囲

(1) 半導体上に絶縁膜およびゲート電極が順次形成されて、該ゲート電極には原子状水素を生成して該原子状水素のみを選択的に透過する金属膜を少なくとも含み、かつ前記金属膜と前記絶縁膜との間には固相反応抑止用の金属膜または絶縁体膜が形成されてなることを特徴とするM I S 型半導体装置の構造。

3. 発明の詳細な説明

[産業上の利用分野]

本発明は半導体装置の構造に関し、さらに詳しくはチャンネル部分に選択的に水素原子を導入することが可能なM I S 型半導体装置の構造に関する。

[従来の技術]

近年、半導体中の不純物原子や欠陥準位が、水

素原子の導入によって電気的に不活性化される現象が報告されている(アプライド・フィジクス・レターズ(Applied Physics Letters), 47 [2] 108-110(1985))。この現象は、これまで用いられてきた選択的不純物原子ドーピング技術とは相補的な位置にあり、ゲート電極下の半導体チャンネル中の不純物および欠陥準位濃度を低減することが望まれるM I S 型半導体装置への応用が期待されている。

すなわち、絶縁体-半導体界面の蓄積キャリアの伝導を利用する型のM I S 型半導体装置において、半導体としてヒ化ガリウム(以下GaAsと記す)等の化合物半導体を用いた場合には、絶縁膜-半導体界面に高濃度の欠陥準位が存在するため、表面電位の移動範囲が制限されることや界面でのキャリア移動度が小さいことが問題となっており、この欠陥の不活性化が望まれている。

更に、この型のM I S 型半導体装置では、チャンネル領域の半導体の電導型が輸送キャリアと逆であるか、あるいは半絶縁性であることが必要なた

めに、半導体膜の種類によっては成長時に故意に不純物を添加したり成長温度を制限したりするなど、結晶性の観点からみて必ずしも最適化を行えない状況にあった。このことを解決するためにも、水素原子による不純物不活性化技術が有望であると考えられる。

しかしながら、従来の技術では、原子状水素の供給源として電界印加によって発生した水素プラズマが用いられてきたため、加速された水素原子の半導体基板への衝突がダメージを与えるという問題点があった。さらに、このような水素原子に対して有効な透過阻止効果を持つマスク材料が見あたらないために、特定の領域のみに選択的に水素を導入することができなかった。

これらの問題点を解決するための手段として、パラジウム（以下、Pdと記す）膜においてみられる原子状水素の生成と、その他の元素に対する透過阻止効果を適用することが有効である。すなわち、MIS型半導体装置の絶縁膜形成後にゲート電極の少なくとも一部としてPd膜を被着およ

び加工してから水素雰囲気中で熱処理を行うことによって、ゲート電極下のみの領域に原子状水素を選択的に導入できる。さらにこの方法を用いた場合、水素プラズマを供給源とした場合とは異なり、半導体基板に与えるダメージがない。

また、元来絶縁体-半導体界面の残留欠陥濃度が高いために良好な界面特性が得られにくかったGaAs系のMIS型半導体装置においても、導入された水素原子がこれらの欠陥を不活性化する効果を有するために、表面電位のピンニングやキャリア移動度の点で装置特性の改善を行うことができる。

更に、絶縁膜-半導体界面への蓄積キャリアを利用する型のMIS型半導体装置の半導体部分としてエピタキシャル成長層を用いる場合には、残留不純物をチャネル領域で不活性化することが可能となったために、故意の補償不純物添加や成長温度およびV族対Ⅲ族原料供給比に対する制限が不用となり、結晶性の観点のみで最適化した成長条件を選ぶことができるようになった。

〔発明が解決しようとする課題〕

しかしながら、Pdは比較的低温においても他の元素との固相反応性に富んでいるため、上記の方法における水素ガス中での熱処理工程において、MIS構造中の絶縁膜の種類によってはその構成元素と反応する場合があった。このような固相反応が生じたときには、MIS型半導体装置のゲート耐圧が減少すると共に、ゲート配線の抵抗率が増大し、モノリシック集積化した場合の遅延時間が大きくなってしまいう問題点があった。

しかしながら一方では、特定の種類の半導体を用いてMIS型半導体装置を製造する場合には、良好なMIS界面の電気的特性を示す絶縁膜の種類が限られているために、Pdとの反応性の有無のみでは絶縁膜の種類を自由に選べないという事情があった。

本発明は以上述べたような従来の事情に対処してなされたもので、Pd膜のような原子状水素を生成する金属膜をゲート電極の少なくとも一部として用い、しかもこの金属膜と絶縁膜との固相反

応がおきることのないMIS型半導体装置の構造を提供することにある。

〔課題を解決するための手段〕

本発明は、半導体上に絶縁膜およびゲート電極が順次形成されて、該ゲート電極には原子状水素を生成して該原子状水素のみを選択的に透過する金属膜を少なくとも含み、かつ前記金属膜と前記絶縁膜との間には固相反応抑止用の金属膜または絶縁膜が形成されてなることを特徴とするMIS型半導体装置の構造である。

〔作用〕

本発明においては、タングステン(W)やニッケル(Ni)等のような固相反応を抑止する金属膜を、絶縁膜とPdのような金属膜の間に挿入することにより、問題とされていたような固相反応が抑止される。また、固相反応抑止層として絶縁膜を用いても同様の効果がある。しかも、Pdのような金属膜表面で生成し、金属膜中を拡散してきた原子状水素は、これら新たに挿入された金属膜あるいは絶縁膜を十分に透過するために、最

終的に目的とするMIS型半導体装置のチャネル領域の不純物や欠陥準位の不活性化には支障がない。

〔実施例〕

以下、本発明の実施例について説明する。

本実施例ではGaAs基板を用い、絶縁膜として窒化アルミニウム(AlN)をトリメチルアルミニウム-ヒドラジン系原料により堆積してMIS型電界効果トランジスタ(MISFET)を作製した。

液体封止引き上げ法によって成長したバルクの無添加半絶縁性GaAsに、まずソースおよびドレインとなる領域をフォトリソストによってパターンニングし、n型不純物となるシリコン(Si)イオンを、エネルギー 100keV、ドーズ量 $2 \times 10^{14} \text{ cm}^{-2}$ の条件で注入した後、フォトリソストを剥離した。熱処理保護膜としてAlNを 1000 Å 堆積し、活性化熱処理を 950℃、20 分の条件で行った後、保護膜を剥離した。次にゲート絶縁膜用AlNを 800Å 堆積した。さらに背圧 1×10^{-7}

Torr の真空下で抵抗加熱法により、200Å のNiと 5000 Å のPdをこの順序で連続蒸着した後、パターンニングを行ってゲート部とした。水素原子を導入するために、水素気流中で 270℃、3 時間熱処理した。最後にソースとドレイン領域の電極として金ゲルマニウムニッケル(AuGeNi)をリフトオフ法を用いて形成し、MISFETとした。

本方法で作製したMISFETは、電子蓄積型の動作を示した。得られた素子の電流飽和領域における実効移動度は、室温で $2400 \text{ cm}^2 \text{ V}^{-1} \text{ sec}^{-1}$ であり、水素原子による不活性化を行わない場合に比べて 20 % の移動度改善がみられた。また、ゲート耐圧は 20 V であり、Ni 中間層を挿入しない場合に比べて 100% 以上の改善が見られた。

本実施例では、Ni 中間層を用いてAlN中のAlとPd間の固相反応を抑止したが、Niに代えてW等、他の金属を用いてもよい。また、固相反応抑止層としては絶縁体を用いてもよい。

〔発明の効果〕

以上述べたように、本発明によれば、装置特性の改善されたMIS型半導体装置の構造を提供することができる。

代理人 弁理士 都 野 千 恵 子